

明細書

プラズマディスプレイパネルのエージング方法

5 技術分野

本発明は、プラズマディスプレイパネルのエージング方法に関するものである。

背景技術

10 プラズマディスプレイパネル(以下、「PDP」と略記する)は、大画面、薄型、軽量であり視認性に優れた表示デバイスである。PDPの放電方式としてはAC型とDC型とがあり、電極構造としては3電極面放電型と対向放電型とがある。そして現在は、高精細化に適し、しかも製造の容易なことからAC型かつ3電極面放電型であるPDPが主流となっている。

15 このようなPDPは、一般に、対向配置された前面板と背面板との間に多数の放電セルを形成したものである。前面板は、前面側のガラス基板上に走査電極と維持電極とからなる表示電極を複数形成し、この表示電極を覆うように誘電体層を形成し、この誘電体層上に保護層を形成して構成されている。また背面板は、背面側のガラス基板上に表示電極と直交する方向にアドレス電極を複数形成し、このアドレス電極を覆うように誘電体層を形成し、この誘電体層上にアドレス電極と平行に隔壁を複数形成し、そして誘電体層の表面と隔壁の側面とに蛍光体層を形成して構成されている。放電セルは表示電極とアドレス電極とが立体交差した部分に形成される。

20 PDPを製造するには、まず、ガラス基板上に走査電極、維持電極等を形成して前面板を作製し、またガラス基板上にアドレス電極等を形成して背面板を作製する。次に、走査電極および維持電極とデータ電極とが直交するように前面板と背面板とを対向させて配置し、周囲を気密に接合する、いわゆる封着を行う。その後、内部の放電空間に放電ガスを封入することでPDPを組み立てる。

以上のようにして組み立てられた直後のPDPは一般に、PDPを全面均一に点灯させるために必要な電圧(以下、「動作電圧」と略記する)が高く、放電自体

も不安定である。そこで、PDPの製造工程では、エージングを行うことにより動作電圧を低下させるとともに、各放電セルの放電特性を均一化かつ安定化させている。

PDPのエージング方法としては、走査電極と維持電極とに逆位相の矩形パルスをそれぞれ長時間にわたり印加する方法がとられている。また、エージング時間を短縮するために、走査電極と維持電極との間で放電を発生させると同時に、走査電極とアドレス電極との間でも放電を積極的に発生させる方法が提案されている（例えば、特開2002-231141号公報参照）。具体的には、例えば走査電極と維持電極とに逆位相の矩形パルスを印加するとともに、アドレス電極にも維持電極に印加する矩形パルスと同相の電圧波形を印加する等である。

しかしながら上述のエージング方法においても、エージングを完了させるまで、すなわち、動作電圧を低くし且つ放電を安定させるまでには、10時間程度必要であった。このような長時間のエージングを行うと消費電力が膨大となり、PDP製造時のランニングコストを増加させる主要要因の1つとなっていた。また、エージング工程が長時間にわたるため、工場の敷地面積が増大する、あるいは空調設備等の製造時の環境維持に必要な設備が増大するといった問題があった。そしてこれらは、今後のPDPの大画面化、生産量増大とともに、一層大きな問題となることは明白である。

20 発明の開示

本発明は、上記問題点に鑑みてなされたものであり、エージング時間を短縮し、電力効率の良いPDPのエージング方法を提供することを目的とする。

上記目的を達成するために本発明は、走査電極が維持電極に対して高電圧側になるように電圧を印加したときのエージング放電に付随して発生する自己消去放電を抑制する電圧を、走査電極、維持電極およびアドレス電極のうちの少なくとも1つに印加してエージングする第1エージング期間と、維持電極が走査電極に対して高電圧側になるように電圧を印加したときのエージング放電に付随して発生する自己消去放電を抑制する電圧を、走査電極、維持電極およびアドレス電極のうちの少なくとも1つに印加してエージングする第2エージング期間とを有す

ることを特徴とする PDP のエージング方法である。

図面の簡単な説明

図 1 は本発明の実施の形態におけるプラズマディスプレイパネルの一部を示す
5 斜視図である。

図 2 は本発明の実施の形態におけるプラズマディスプレイパネルをエージング
するときの概略構成を示すブロック図である。

図 3 A は本発明の実施の形態 1 においてエージング時に走査電極に印加する電
圧波形を示す波形図である。

10 図 3 B は本発明の実施の形態 1 においてエージング時に維持電極に印加する電
圧波形を示す波形図である。

図 3 C は本発明の実施の形態 1 においてエージング時にアドレス電極に印加す
る電圧波形を示す波形図である。

15 図 3 D は本発明の実施の形態 1 においてエージング時にアドレス電極に印加す
る電圧波形を示す波形図である。

図 3 E は本発明の実施の形態 1 においてエージング時にアドレス電極に印加す
る電圧波形を示す波形図である。

図 3 F は本発明の実施の形態 1 においてエージング時にアドレス電極に印加す
る電圧波形を示す波形図である。

20 図 4 A は本発明の実施の形態におけるエージングでのアドレス放電開始電圧の
変化を示す図である。

図 4 B は本発明の実施の形態におけるエージングでの維持放電開始電圧の変化
を示す図である。

25 図 5 A は走査電極に印加するためにエージング装置から出力される電圧波形を
示す図である。

図 5 B は維持電極に印加するためにエージング装置から出力される電圧波形を
示す図である。

図 5 C は走査電極の端子部に印加される電圧波形を示す図である。

図 5 D は維持電極の端子部に印加される電圧波形を示す図である。

図 5 E はエージング時における放電セルでの放電発光をフォトセンサで検出した発光波形を示す図である。

図 6 A は走査電極に正の電圧が印加され後の壁電荷の配置を示す図である。

図 6 B は走査電極－アドレス電極間の放電が誘発されることを示す図である。

5 図 6 C は走査電極－維持電極間の放電が誘発され自己消去放電となることを示す図である。

図 6 D は壁電荷が走査電極および維持電極上の外側領域に存在することを示す図である。

10 図 7 A は本発明の実施の形態 2 においてエージング時に走査電極に印加する電圧波形を示す波形図である。

図 7 B は本発明の実施の形態 2 においてエージング時に維持電極に印加する電圧波形を示す波形図である。

図 7 C は本発明の実施の形態 2 においてエージング時にアドレス電極に印加する電圧波形を示す波形図である。

15 図 7 D は本発明の実施の形態 2 においてエージング時にアドレス電極に印加する電圧波形を示す波形図である。

図 8 A は本発明の実施の形態 3 においてエージング時に走査電極に印加する電圧波形を示す波形図である。

20 図 8 B は本発明の実施の形態 3 においてエージング時に維持電極に印加する電圧波形を示す波形図である。

図 8 C は本発明の実施の形態 3 においてエージング時にアドレス電極に印加する電圧波形を示す波形図である。

図 8 D は本発明の実施の形態 3 においてエージング時に維持電極に印加する電圧波形を示す波形図である。

25 図 8 E は本発明の実施の形態 3 においてエージング時に走査電極に印加する電圧波形を示す波形図である。

図 8 F は本発明の実施の形態 3 においてエージング時に維持電極に印加する電圧波形を示す波形図である。

図 8 G は本発明の実施の形態 3 においてエージング時に走査電極に印加する電

圧波形を示す波形図である。

発明を実施するための最良の形態

5 本発明は、走査電極と維持電極とアドレス電極とを有するプラズマディスプレイパネルに対して、少なくとも走査電極と維持電極とに電圧を印加してエージング放電を行うエージング方法において、走査電極が維持電極に対して高電圧側になるように電圧を印加したときのエージング放電に付随して発生する自己消去放電を抑制する電圧を、走査電極、維持電極およびアドレス電極のうちの少なくとも1つに印加してエージングする第1エージング期間と、維持電極が走査電極に対して高電圧側になるように電圧を印加したときのエージング放電に付随して発生する自己消去放電を抑制する電圧を、走査電極、維持電極およびアドレス電極のうちの少なくとも1つに印加してエージングする第2エージング期間とを有することを特徴とするプラズマディスプレイパネルのエージング方法である。

10 15 また、本発明は、第2エージング期間が第1エージング期間よりも短くてもよい。

以下、本発明の一実施の形態について図面を参照しつつ説明する。

(実施の形態1)

図1は、本発明の実施の形態1におけるPDPの一部を示す斜視図である。

20 PDP1の前面板2は、ガラス基板のような平滑で透明且つ絶縁性の基板3上に、間に放電ギャップを設けて配置された走査電極4と維持電極5とからなる表示電極6を複数形成し、その表示電極6を覆うように誘電体層7を形成し、さらにその誘電体層7上に保護層8を形成することにより構成されている。基板3としては、例えばフロートガラスを用いることができる。走査電極4は、幅の広い透明電極4aおよびこの透明電極4a上に形成された幅の狭いバス電極4bにより構成されており、維持電極5も同様に、幅の広い透明電極5aおよびこの透明電極5a上に形成された幅の狭いバス電極5bにより構成されている。透明電極4a、5aはインジウムスズ酸化物(ITO)等により形成され、バス電極4b、5bはクロム/銅/クロム(Cr/Cu/Cr)の積層体や銀(Ag)等により

形成されている。誘電体層 7 としては低融点ガラス材料等を用いて構成される。また保護層 8 は、プラズマによる損傷から誘電体層 7 を保護する目的で形成されており、その材料として例えば酸化マグネシウム (MgO) が用いられる。

背面板 9 は、例えばガラス基板のような絶縁性の基板 10 上にアドレス電極 1 1 を複数形成し、このアドレス電極 1 1 を覆うように誘電体層 1 2 を形成している。そしてこの誘電体層 1 2 上には、アドレス電極 1 1 に平行な隔壁 1 3 を、隣り合う隔壁 1 3 間にアドレス電極 1 1 が位置するように設けている。また、隣り合う隔壁 1 3 間の誘電体層 1 2 上には、赤 (R)、緑 (G)、青 (B) の各色に発光する蛍光体層 1 4 R、1 4 G、1 4 B をそれぞれ順番に設けている。

10 そして前面板 2 と背面板 9 とは、表示電極 6 とアドレス電極 1 1 とが直交し、且つ放電空間 1 5 を形成するように、対向して配置されている。放電空間 1 5 には、例えばネオンとキセノンの混合ガスが放電ガスとして 66500 Pa (500 Torr) 程度の圧力で封入されている。表示電極 6 を構成する走査電極 4 および維持電極 5 とアドレス電極 1 1 との交差部に放電セル 1 6 が形成され、この放電セル 1 6 は単位発光領域を構成する。そして、蛍光体層 1 4 R、1 4 G、1 4 B がそれぞれ形成された隣接する 3 つの放電セル 1 6 によって 1 つの画素を構成する。

20 PDP 1 の駆動方法としては、映像信号の 1 フィールド期間を輝度の重み付けを有する複数のサブフィールドに分割し、各サブフィールドで輝度の重み付けに対応した回数だけ表示のための維持放電を放電セルで発生させる。そして、放電を発生させるサブフィールドを組み合わせることで映像信号の階調を表示する方法が用いられている。

各サブフィールドは初期化期間、書き込み期間、維持期間で構成される。初期化期間では次の書き込み期間でのアドレス放電を容易にするための初期化放電を行う。書き込み期間では点灯させる放電セルを選択するため、走査電極 4 とアドレス電極 1 1 間で発生するアドレス放電を行う。維持期間では、走査電極 4 と維持電極 5 に交互に維持パルスを印加して、書き込み期間において選択された放電セルにおいて維持放電を所定の期間発生させる。各サブフィールドの維持パルス数は、サブフィールドの輝度の重み付けに対応して設定されており、維持放電に

よって蛍光体層14R、14G、14Bが発光することによって表示がなされ、各サブフィールドでの発光、非発光を制御することにより中間階調を表示する。

次にPDP1の製造方法について説明する。

まず、基板3上に走査電極4、維持電極5、誘電体層7および保護層8を形成して前面板2を作製し、また基板10上にアドレス電極11、誘電体層12、隔壁13および蛍光体層14R、14G、14Bを形成して背面板9を作製する。

次に、走査電極4および維持電極5とアドレス電極11とが直交するように前面板2と背面板9とを対向させて配置し、周囲をガラスフリットによって気密に接合する、いわゆる封着を行う。その後、内部の放電空間に放電ガスを封入することでPDP1が組み立てられる。

ここで、PDP1の組み立て直後は、PDP1を全面均一に点灯させるために必要な電圧である動作電圧が高く、また放電自体も不安定である。この原因は、保護層8の表面にH₂O、CO₂、炭化水素系ガス等の不純ガスが吸着しているためと考えられる。

そこで、PDP1の組み立て後にエージング工程を設け、エージング放電にともなうスパッタによってこれらの吸着ガスを除去することで、動作電圧を低下させ、放電特性を均一化かつ安定化させる。

次に、本発明の一実施の形態によるPDPのエージング方法について説明する。

図2は、PDP1をエージングするときの概略構成を示すブロック図である。

エージング工程では、それぞれの走査電極4(X1、X2、…、Xn)を短絡電極17で短絡し、それぞれの維持電極5(Y1、Y2、…、Yn)を短絡電極18で短絡し、それぞれのアドレス電極11(A1、A2、…、Am)を短絡電極19で短絡する。そして、走査電極4、維持電極5およびアドレス電極11に電圧および電流が供給されるように、それぞれ短絡電極17、短絡電極18および短絡電極19とエージング装置20とを接続する。

図3は、本発明の実施の形態1において走査電極4、維持電極5およびアドレス電極11に印加する電圧波形を示す図であり、エージング装置20から出力される電圧波形を示している。図3A、図3Bはそれぞれ走査電極4、維持電極5に印加する電圧波形であり、少なくとも動作電圧以上である電圧V_sの波高値を

もつ矩形パルスが周期Tで交互に印加されている。また図3C、図3Dはアドレス電極11に印加する電圧波形を示しており、図3Cはエージング期間（エージングを行う期間）の前半の期間において、図3Dはエージング期間の後半の期間において使用するものである。前半の期間においては、図3Cに示すように走査5 電極4に矩形パルスが印加された時点から時間 1 |だけ遅れて時間 2 |のパルス幅で電圧Vd1の波高値をもつ負極性の矩形パルスをアドレス電極11に印加している。また、後半の期間においては、図3Dに示すように、維持電極5に10 矩形パルスが印加された時点から時間 2 |だけ遅れて時間 2 |のパルス幅で電圧Vd2の波高値をもつ負極性の矩形パルスをアドレス電極11に印加している。ここで、図3Cの電圧波形をアドレス電極11に印加する期間を第1エージング期間とし、図3Dの電圧波形をアドレス電極11に印加する期間を第2エージング期間とする。

次に、図3に示す電圧波形を用いてPDP1のエージングを行った結果について説明する。ここでは、画素数1028×768（すなわちm=1028×3、15 n=768）であり対角42インチのサイズのPDP1を用いてエージングを行った。また、図3に示した電圧波形のパラメータについては、実施例1として以下のように設定した。

（実施例1）電圧Vs=230V、周期T=25μs、電圧Vd1=電圧Vd2=-100V、時間 1 |=時間 2 |=1~3μs、時間 1 |=時間 2 |=1.5~3μsとし、時間 1 |、時間 2 |、時間 1 |、時間 2 |についてはそれぞれの数値範囲内の値に固定した。さらに、エージングの開始から3時間経過するまでの期間を第1エージング期間として、図3Cに示した電圧波形をアドレス電極11に印加した。また、エージングの開始から3時間経過してからそれ以降の期間を第2エージング期間として、図3Dに示した電圧波形をアドレス電極11に印加した。

一方、比較例1として、上述したPDPと同じ仕様のPDPを使用し、電圧波形のパラメータを以下のように設定した。

（比較例1）電圧Vs=230V、周期T=25μs、ただしアドレス電極11へは矩形パルスを印加せず、アドレス電極11を接地、すなわち0Vを印加して

エージングを行った。

上述した実施例1および比較例1についてエージングしたときの結果を図4に示す。図4A、図4Bはそれぞれ、エージング時間に対するアドレス放電開始電圧、維持放電開始電圧の変化を示しており、実施例1の結果を実線で示し、比較例1の結果を破線で示している。また、図4A、図4Bには、実際の画像表示時に各電極に印加する電圧（以下、「動作設定電圧」と略記する）も示している。ここで、アドレス放電開始電圧とは走査電極4とアドレス電極11との間で生じる放電の放電開始電圧を示し、維持放電開始電圧とは走査電極4と維持電極5との間で生じる放電の放電開始電圧を示しており、どちらの放電開始電圧も画像表示のための駆動波形を設計する上で重要なパラメータである。

図4に示すように、アドレス放電開始電圧および維持放電開始電圧はエージング時間が経過するにつれて低下する。そして、アドレス放電開始電圧および維持放電開始電圧がそれぞれ所定の動作設定電圧以下にまで低下し、かつ安定になれば、エージング工程の終了であると判断する。

エージングの結果は、図4に示すように、実施例1においては、アドレス放電開始電圧はエージング開始直後から急速に低下して第1エージング期間においてほぼ安定になっており、第2エージング期間では緩やかな低下を示した。また維持放電開始電圧は、第1エージング期間においてエージング開始直後から急減、安定化するが、動作設定電圧より大きい電圧にとどまっている。そして第2エージング期間において維持放電開始電圧は再び急減し、動作設定電圧以下で安定化する。したがって、実施例1ではおよそ6時間でエージングが終了していると言える。

一方、比較例1では、エージングの開始から12時間経過してもどちらの放電開始電圧とも下がり切っておらず、また安定にもなっていないことから、エージングは終了しているとは言い難い状態である。

このように本実施の形態のエージング方法によれば、エージング時間の短縮が可能であり、電力効率の良いエージングを行うことが可能であることがわかる。

本実施の形態におけるPDPのエージング方法により、エージング時間が短縮できる理由については以下のように考えられる。

まず、比較例1のように、アドレス電極11を接地してエージングを行った場合について説明する。図5A、図5Bは、エージング時に走査電極4、維持電極5に印加するためにエージング装置20から出力される電圧波形を示している。すなわち、図5A、図5Bの電圧波形は、それぞれ図3A、図3Bの電圧波形と同じである。また、図5C、図5Dはそれぞれ、PDP1の走査電極4を短絡している短絡電極17における端子部の電圧波形、維持電極5を短絡している短絡電極18における端子部の電圧波形を示している。このように、エージング装置20から出力される電圧波形が矩形パルスであっても、PDP1の走査電極4および維持電極5に実際に印加される電圧波形には、図5C、図5Dに示すように10 リンギングが重畠されている。このリンギングは、エージング装置20と短絡電極17、18とを接続している配線等が有している浮遊インダクタンスとPDP1の容量との共振によって発生する。また、リンギングの大きさを調整するために、配線の浮遊インダクタンスに加えてコイルやフェライトコアを挿入する場合もある。いずれにしても、図5A、図5Bのように交互に矩形パルスが立ち上がる波形においては、各電極に実際に印加される電圧波形に上記のようなリンギングが重畠することは一般に避けられない。

また、図5Eはエージング時における放電セルでの放電発光をフォトセンサで検出した発光波形を模式的に示す図であり、個々の発光は個々の放電に対応している。ただし、ここで用いたフォトセンサは、放電で励起されたXe原子から赤20 外線発光（波長：820 nm～830 nm）をモニターするものであり、蛍光体層14R、14G、14Bからの発光を検出しないように赤外線領域の感度が高いフォトセンサを用いた。図5Eに示す大きなエージング放電（1）、（3）は、走査電極4と維持電極5との間の電圧が増加する際に発生する放電である。このエージング放電（1）、（3）に続く小さな放電（2）、（4）は、走査電極4と維持電極5との間の電圧が最大になった後、リンギングによる電圧の振り戻しのタイミングで発生する放電であり、エージング放電（1）、（3）とは逆極性の電圧印加により発生する自己消去放電であることが分かった。

図6は自己消去放電が発生するメカニズムを説明するための図であり、各電極上に蓄積される壁電荷の動きを模式的に表したものである。なお、図6では誘電

体層等いくつかの構成部材を省略した。図 6 A は走査電極 4 に正の電圧が印加されて大きなエージング放電（1）が終了した直後の壁電荷の配置を示しており、走査電極 4 側には負の電荷が蓄積し、維持電極 5 側には正の電荷が蓄積している。次に走査電極 4 においてリングによる電位降下が発生した場合、その電位降下の大きさが直接、走査電極 4 - 維持電極 5 間の放電を発生させない程度であっても、図 6 B に示すように、より放電開始電圧の低い走査電極 4 - アドレス電極 1 1 間の放電が誘発される。すると、走査電極 4 - アドレス電極 1 1 間で発生した放電が種火放電となり、走査電極 4 - 維持電極 5 間の放電開始電圧が実質的に低下するので、図 6 C に示すように走査電極 4 - 維持電極 5 間の放電が誘発され、これが自己消去放電（2）となる。図 6 D は、自己消去放電（2）が終了した後の壁電荷の配置を示す。このように各電極上に蓄積された壁電荷の量が自己消去放電（2）によって減少しているため、次のエージング放電（3）を発生させるためには大きな電圧を外部から加える必要がある。さらに図 6 D に示すように、壁電荷は放電ギャップ側ではなく、走査電極 4 および維持電極 5 上の外側領域に存在する。したがって、次のエージング放電の際に正イオンによってスパッタされる領域もこの壁電荷の存在する電極の外側領域に偏ってしまうため、各電極上の保護層 8 の表面を均一にスパッタすることができない。

自己消去放電（4）も同様に、維持電極 5 においてリングによる電位降下が発生した場合、その電位降下の大きさが直接、走査電極 4 - 維持電極 5 間の放電を発生させない程度であっても、より放電開始電圧の低い維持電極 5 - アドレス電極 1 1 間の放電が誘発される。すると、維持電極 5 - アドレス電極 1 1 間で発生した放電が種火放電となり、走査電極 4 - 維持電極 5 間の放電開始電圧が実質的に低下して、走査電極 4 - 維持電極 5 間の放電が誘発されて自己消去放電（4）となる。

つまり、自己消去放電は走査電極 4 - 維持電極 5 間で直接放電するのではなく、一旦走査電極 4 - アドレス電極 1 1 間、または維持電極 5 - アドレス電極 1 1 間で放電が開始し、その放電による種火の作用によって走査電極 4 - 維持電極 5 間で発生する放電であることが分かった。

このように自己消去放電は、エージング放電（1）、（3）によって保護層 8 表

面上に蓄積された壁電荷を消去する放電であることから名付けられたもので、電力を消費するにもかかわらず小さな電圧変化の下で発生する放電のためエージングのスパッタ効果が小さい。しかもこの自己消去放電は壁電荷を消去あるいは減少させるため次のエージング放電（1）、（3）が発生し難くなり、エージング効率が低下する。さらに、自己消去放電の強さは放電セルの特性に大きく依存し、自己消去放電の起りやすい放電セルのエージングが進み難く、それぞれの放電セルに対して十分なエージングを行うには、より長いエージング時間が必要になるということも明らかとなった。なお、図5に示した放電（1）～（4）が発生するタイミングを示す時刻 t_1 ～ t_4 は、それぞれ図3に示す時刻 t_1 ～ t_4 と同じである。

次に、実施例1のように、アドレス電極11に図3Cに示す矩形パルスを印加してエージングを行った場合について説明する。上述したように、自己消去放電（2）はリングによって負方向に変化する電圧が走査電極4に印加されることより発生する。したがって、このタイミング、すなわち図3、図5における時間 t_2 のタイミングにおいてアドレス電極11にも負の電圧を印加すれば走査電極4～アドレス電極11間の放電が抑えられ、その結果、自己消去放電（2）の発生を抑制することができる事が分かった。この場合、走査電極4に印加する電圧が増加し、維持電極5に印加する電圧が減少するのにともなって発生するエージング放電に付随して発生する自己消去放電、すなわち、走査電極4が維持電極5に対して高電圧側になるように電圧を印加したときの自己消去放電（2）を抑制している。実際、図3Cに示した電圧波形をアドレス電極11に印加すると、自己消去放電（2）の強度は1/2以下に減少した。そのため、次の放電、すなわち走査電極4が維持電極5に対して低電圧になるように電圧を印加したときのエージング放電が強調される。このときのエージング放電では、放電空間内を走査電極4側に向かう正イオンによって走査電極4側の保護層8がスパッタされる。したがって、走査電極4側のエージングが維持電極5側よりも加速され、図4に示したように、アドレス放電開始電圧の低下に効果があったものと考えられる。また、維持放電開始電圧については、走査電極4側の保護層8がスパッタされることで幾分低下するが、維持電極5側の保護層8のスパッタが弱いため十分に低

下しなかったものと思われる。

アドレス電極 1 1 に図 3 D に示す矩形パルスを印加してエージングを行った場合は、図 3 C の場合とは逆に、維持電極 5 に印加する電圧が増加し、走査電極 4 に印加する電圧が減少するのにともなって発生するエージング放電に付随して発生する自己消去放電、すなわち、維持電極 5 が走査電極 4 に対して高電圧側になるように電圧を印加したときの自己消去放電 (4) が抑制される。実際、図 3 D に示した電圧波形をアドレス電極 1 1 に印加すると、自己消去放電(4)の強度は 1/2 以下に減少した。この場合には、図 3 C の場合とは逆に、維持電極 5 側のエージングが走査電極 4 側よりも加速されることになる。第 1 エージング期間において走査電極 4 側の保護層 8 が既にスパッタされているため、図 3 D の矩形パルスを印加することによって維持電極 5 側の保護層 8 がスパッタされ、維持放電開始電圧が急激に減少し動作設定電圧を下回ったものと考えられる。

以上のように、走査電極 4 あるいは維持電極 5 の印加電圧が立ち上がり、リンクギング波形の最大値を越えた以降であって自己消去放電が起こる前に、アドレス電極 1 1 に図 3 C、図 3 D に示した矩形パルスを印加することで、自己消去放電を抑制することができる。

なお、上記の実施例では電圧 V_{d1} = 電圧 V_{d2} 、時間 t_{d1} = 時間 t_{d2} 、時間 t_{w1} = 時間 t_{w2} としたが、アドレス電極 1 1 に印加する矩形パルスはこれに限られるものではない。例えば、走査電極 4 が高電圧側になるときのリンクギング波形と維持電極 5 が高電圧側になるときのリンクギング波形とが異なる場合には、自己消去放電が最も小さくなるように、それぞれのパラメータを適切な値に設定することが好ましい。また、電圧 V_s も維持放電開始電圧の変化に合わせて、エージング時間の経過とともに減少させると、より効果的である。

また、上記の実施例においては、エージング期間の前半の期間に図 3 C の電圧波形を、エージング期間の後半の期間に図 3 D の電圧波形をアドレス電極 1 1 に印加した。しかし、エージング期間の前半の期間に図 3 D の電圧波形を、エージング期間の後半の期間に図 3 C の電圧波形をアドレス電極 1 1 に印加してもよく、このときも上記と同様の効果が得られる。

さらに、図 4 A と図 4 B との比較から容易に想定されることであるが、維持放

電開始電圧はアドレス放電開始電圧よりも早く低下し安定になっていることから、第2エージング期間を第1エージング期間より短くして、エージング時間のさらなる短縮を図っても良い。

なお、A C型のP D P 1の各電極は誘電体層に囲まれており放電空間と絶縁されているために、直流成分は放電そのものには何ら寄与しない。したがって、自己消去放電が発生するタイミングを含む所定期間においてアドレス電極1 1に負の電圧を印加することと、その所定期間以外の期間においてアドレス電極1 1に正の電圧を印加することは同じ効果を与える。そのため、アドレス電極1 1に印加する電圧波形を、図3 Cに示す電圧波形の代わりに図3 Eに示す電圧波形とし、図3 Dに示す電圧波形の代わりに図3 Fに示す電圧波形とした場合でも同様の効果を得ることができる。

(実施の形態2)

図7は本発明の実施の形態2におけるエージング方法の電圧波形を示す図であり、図3に示した電圧波形と同様に、自己消去放電を抑制し効率的なエージングを行うことができる。図7 Aおよび図7 Bはそれぞれ走査電極4および維持電極5に印加する電圧波形であり、図7 C、図7 Dはアドレス電極1 1に印加する電圧波形である。これらの電圧波形はエージング装置2 0から出力される電圧波形であり、また時刻t 1～t 4は図3、図5に示した時刻t 1～t 4と同じタイミングを表している。

図7 Cに示した電圧波形は、図3 Cの場合と同様に、走査電極4に印加する電圧が増加し維持電極5に印加する電圧が減少するのにともなって発生するエージング放電に付随して発生する自己消去放電、すなわち、走査電極4が維持電極5に対して高電圧側になるように電圧を印加したときの自己消去放電を抑制することができる。また図7 Dに示した電圧波形は、図3 Dの場合と同様に、維持電極5に印加する電圧が増加し走査電極4に印加する電圧が減少するのにともなって発生するエージング放電に付随して発生する自己消去放電、すなわち、維持電極5が走査電極4に対して高電圧側になるように電圧を印加したときの自己消去放電を抑制することができる。図7 C、図7 Dに示したように、走査電極4または維持電極5に印加されるリング波形の立ち上がりに合わせてアドレス電極1

1 の電位を上げ、リング波形の最大値を越えて電圧が低下する際にアドレス電極 1 1 の電位を低下させることにより自己消去放電を抑えるものである。

次に、図 7 に示す電圧波形を用いて PDP 1 のエージングを行った。ここでも実施例 1 と同様の PDP 1 を用いてエージングを行った。また、図 7 に示した電圧波形のパラメータについては以下のように設定した。

(実施例 2) 電圧 $V_s = 230\text{ V}$ 、周期 $T = 25\text{ }\mu\text{ s}$ 、電圧 $V_d1 = \text{電圧 } V_d2 = 100\text{ V}$ 、時間 $t_d1 = \text{時間 } t_d2 = 0 \sim 1\text{ }\mu\text{ s}$ 、時間 $t_w1 = \text{時間 } t_w2 = 1 \sim 3\text{ }\mu\text{ s}$ とし、時間 t_d1 、時間 t_d2 、時間 t_w1 、時間 t_w2 についてはそれぞれの数値範囲内の値に固定した。さらに、エージングの開始から 3 時間経過するまでの期間を第 1 エージング期間として、アドレス電極 1 1 に図 7 C に示した電圧波形を印加した。また、エージングの開始から 3 時間経過してからそれ以降の期間を第 2 エージング期間として、アドレス電極 1 1 に図 7 D に示した電圧波形を印加した。その結果、図 4 A、図 4 B に示したものと同様のアドレス放電開始電圧、維持放電開始電圧の低下を確認することができた。

なお、本実施の形態においても、走査電極 4 が高電圧側になるときのリング波形と維持電極 5 が高電圧側になるときのリング波形とが異なる場合には、自己消去放電が最も小さくなるように、それぞれのパラメータを適切な値に設定することが好ましい。また、電圧 V_s も維持放電開始電圧の変化に合わせて、エージング時間の経過とともに減少させると、より効果的である。

20 (実施の形態 3)

図 8 は本発明の実施の形態 3 におけるエージング方法の電圧波形を示す図であり、リングが重畠する前の電圧波形を示している。そしてこれらの電圧波形を用いることにより、図 3 に示した電圧波形と同様に、自己消去放電を抑制し効率的なエージングを行うことができる。

25 図 8 A、図 8 B、図 8 C は、走査電極が維持電極に対して高電圧側になるように電圧を印加したときのエージング放電に付随して発生する自己消去放電を抑制する電圧波形を示し、図 8 A は走査電極 4 に、図 8 B は維持電極 5 に、図 8 C はアドレス電極 1 1 にそれぞれ印加する電圧波形を示している。図 8 A に示した電圧波形は、走査電極 4 に印加する電圧波形にリングが重畠するタイミングに

おいて電圧波形を電圧 V_{s2} だけ増加させている。この電圧 V_{s2} の増加により
5 リンギングによる電位降下を抑制し自己消去放電を抑えることができる。なおこのとき、維持電極 5 に印加する電圧波形を図 8 B の代わりに図 8 D の電圧波形と
10 すると、維持電極 5 に印加する電圧波形のリンギングによる電圧上昇を電圧 V_{s3} だけ抑制することができ、自己消去放電を抑制する効果を増すことができる。

15 図 8 C、図 8 E、図 8 F は、維持電極が走査電極に対して高電圧側になるよう
に電圧を印加したときのエージング放電に付随して発生する自己消去放電を抑制
10 する電圧波形を示し、図 8 E は走査電極 4 に、図 8 F は維持電極 5 に、図 8 C は
アドレス電極 11 にそれぞれ印加して電圧波形を示している。図 8 F に示した電
圧波形は、維持電極 5 に印加する電圧波形にリンギングが重畠するタイミングに
15 おいて電圧波形を電圧 V_{s2} だけ増加させている。この電圧 V_{s2} の増加により
リンギングによる電位降下を抑制し自己消去放電を抑えることができる。なおこの
とき、走査電極 4 に印加する電圧波形を図 8 E の代わりに図 8 G の電圧波形と
すると、走査電極 4 に印加する電圧波形のリンギングによる電圧上昇を電圧 V_{s3}
20 だけ抑制することができ、自己消去放電を抑制する効果を増すことができる。

25 次に、図 8 に示す電圧波形を用いて実施例 1 と同様の PDP 1 のエージングを行った。このときの図 8 に示した電圧波形のパラメータは以下のように設定した。
(実施例 3) 電圧 $V_{s1} = 190 \sim 230$ V、電圧 $V_{s2} = 50 \sim 120$ V、電
圧 $V_{s3} = 0 \sim 120$ V、時間 $t_{d1} = 1 \sim 3 \mu$ s、時間 $t_{w1} = 1.5 \sim 3 \mu$ s、周期 $T = 25 \mu$ s とした。そして、エージングの開始から 3 時間経過するまでの期間を第 1 エージング期間として、それぞれの電極に図 8 A、図 8 B、図 8 C に示した電圧波形を印加した。また、エージングの開始から 3 時間経過してからそれ以降の期間を第 2 エージング期間として、それぞれの電極に図 8 E、図 8 F、図 8 C に示した電圧波形を印加した。その結果、図 4 A、図 4 B に示したも
のと同様のアドレス放電開始電圧、維持放電開始電圧の低下を確認することができた。

なお、上記実施の形態 1、2 において、アドレス電極 11 へ印加する矩形パルスの波高値である電圧 V_{d1} 、 V_{d2} の大きさは、走査電極 4 と維持電極 5 との間の放電に影響を与えないように、走査電極 4 および維持電極 5 へ印加する電圧

波形の波高値である電圧 V_s を越えないように設定する必要がある。

また、上記実施の形態 1～3 では各電極に印加する電圧波形の周波数を 40 kHz としたが、数 kHz～100 kHz の範囲に設定することができる。さらに、電圧波形の各パラメータの値（電圧値や矩形パルスの幅等）は PDP の構造に合わせて最適な値に設定すればよい。

さらに実施の形態 2、3 においても、実施の形態 1 と同様に、維持放電開始電圧はアドレス放電開始電圧よりも早く低下し安定になっていることから、第 2 エージング期間を第 1 エージング期間より短くして、エージング時間のさらなる短縮を図っても良い。

10 本発明によれば、エージング時間を短縮することができ、電力効率の良いエージングを行うことが可能な PDP のエージング方法を実現することができる。

産業上の利用可能性

15 以上述べたように本発明によれば、エージング時間を短縮し、電力効率の良いエージングを行うことが可能となり、PDP のエージングを行う際に有用である。

請求の範囲

1. 走査電極と維持電極とアドレス電極とを有するプラズマディスプレイパネルに対して、少なくとも前記走査電極と前記維持電極とに電圧を印加してエージング放電を行うエージング方法において、
5 前記走査電極が前記維持電極に対して高電圧側になるように電圧を印加したときのエージング放電に付随して発生する自己消去放電を抑制する電圧を、前記走査電極、前記維持電極および前記アドレス電極のうちの少なくとも1つに印加してエージングする第1エージング期間と、前記維持電極が前記走査電極に対して高電圧側になるように電圧を印加したときのエージング放電に付随して発生する自己消去放電を抑制する電圧を、前記走査電極、前記維持電極および前記アドレス電極のうちの少なくとも1つに印加してエージングする第2エージング期間とを有することを特徴とするプラズマディスプレイパネルのエージング方法。
- 15 2. 第2エージング期間は第1エージング期間よりも短いことを特徴とする請求項1に記載のプラズマディスプレイパネルのエージング方法。

要 約 書

プラズマディスプレイパネルのエージング方法において、走査電極が維持電極に
対して高電圧側になるように電圧を印加したときのエージング放電に付随して発
5 生する自己消去放電を抑制する電圧を、走査電極、維持電極およびアドレス電極
のうちの少なくとも 1 つに印加してエージングする第 1 エージング期間と、維持
電極が走査電極に対して高電圧側になるように電圧を印加したときのエージング
放電に付随して発生する自己消去放電を抑制する電圧を、走査電極、維持電極お
よびアドレス電極のうちの少なくとも 1 つに印加してエージングする第 2 エージ
10 ング期間とを有する。

FIG. 1

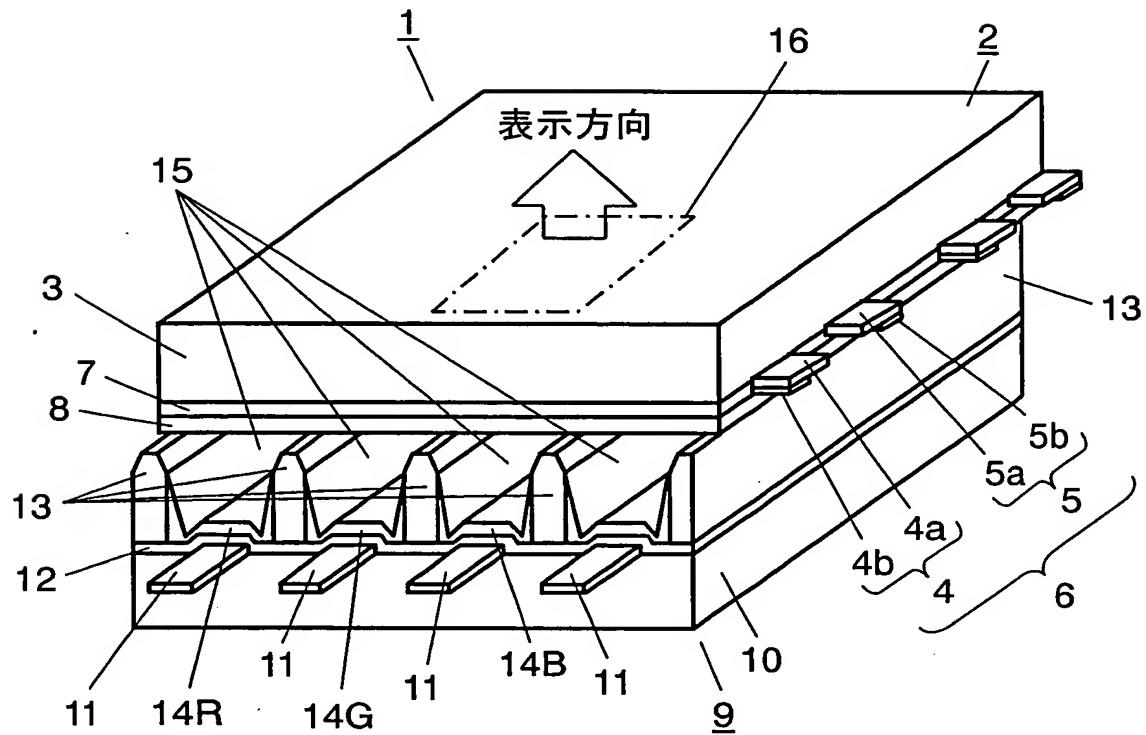


FIG. 2

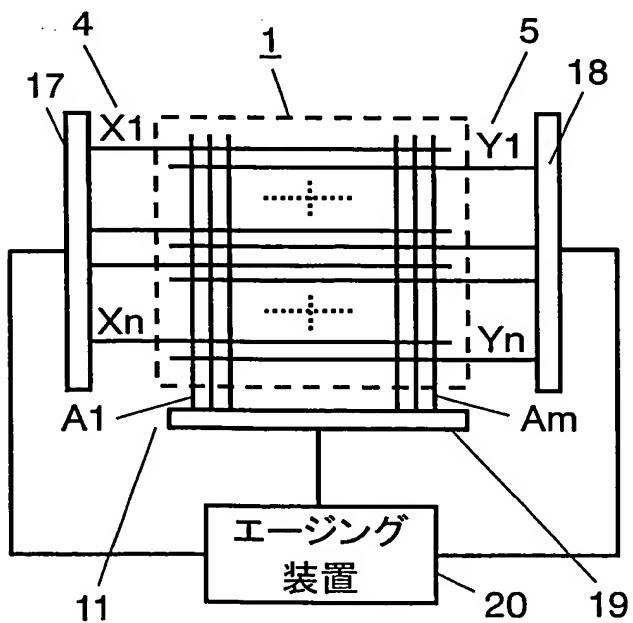


FIG. 3A

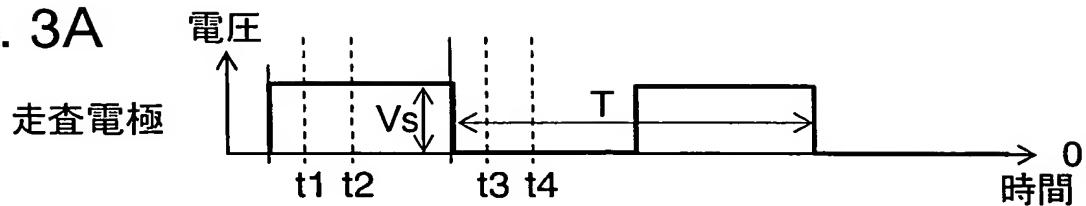


FIG. 3B

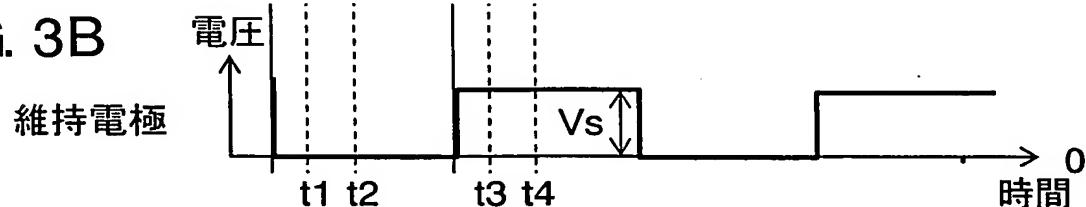


FIG. 3C

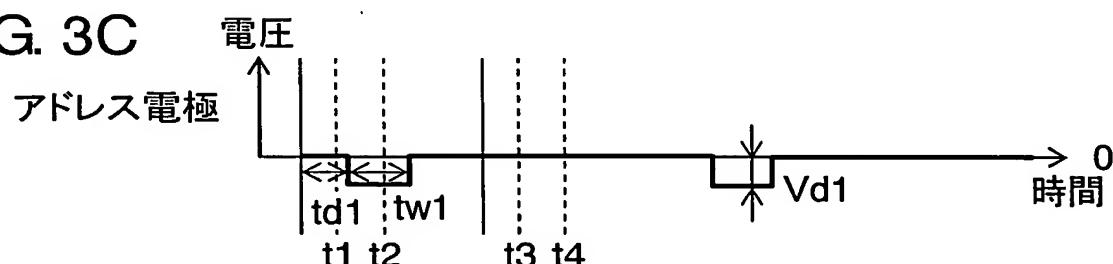


FIG. 3D

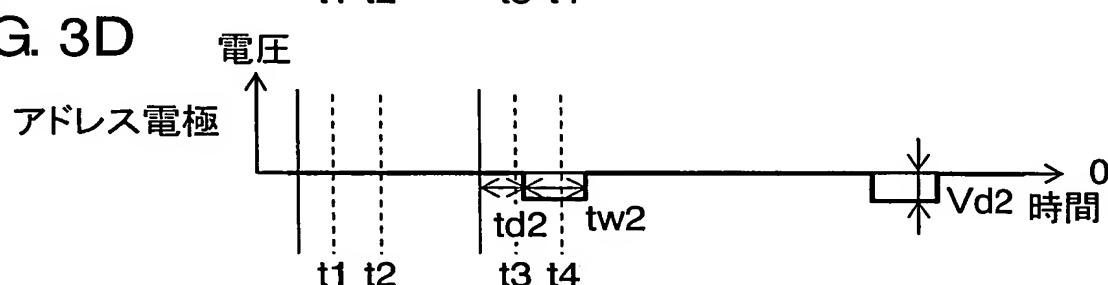


FIG. 3E

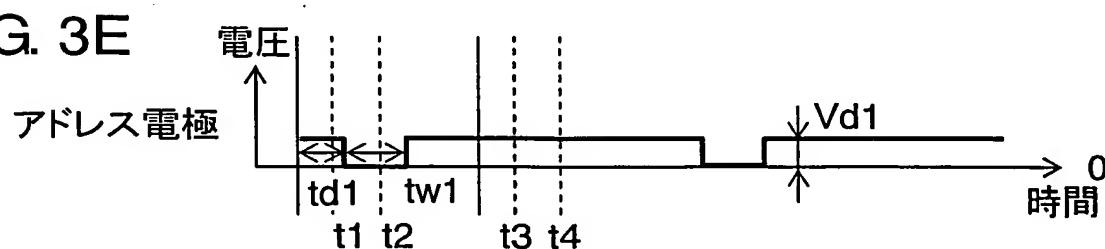


FIG. 3F

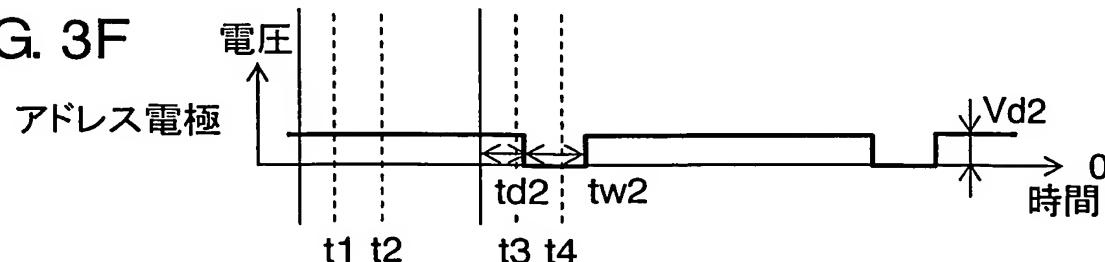


FIG. 4A

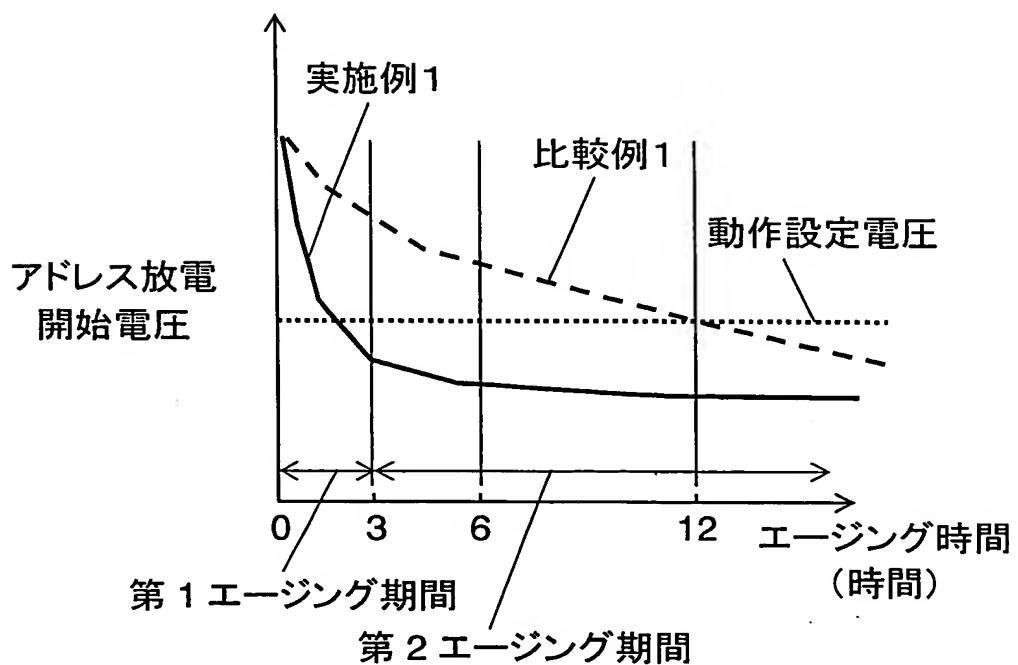


FIG. 4B

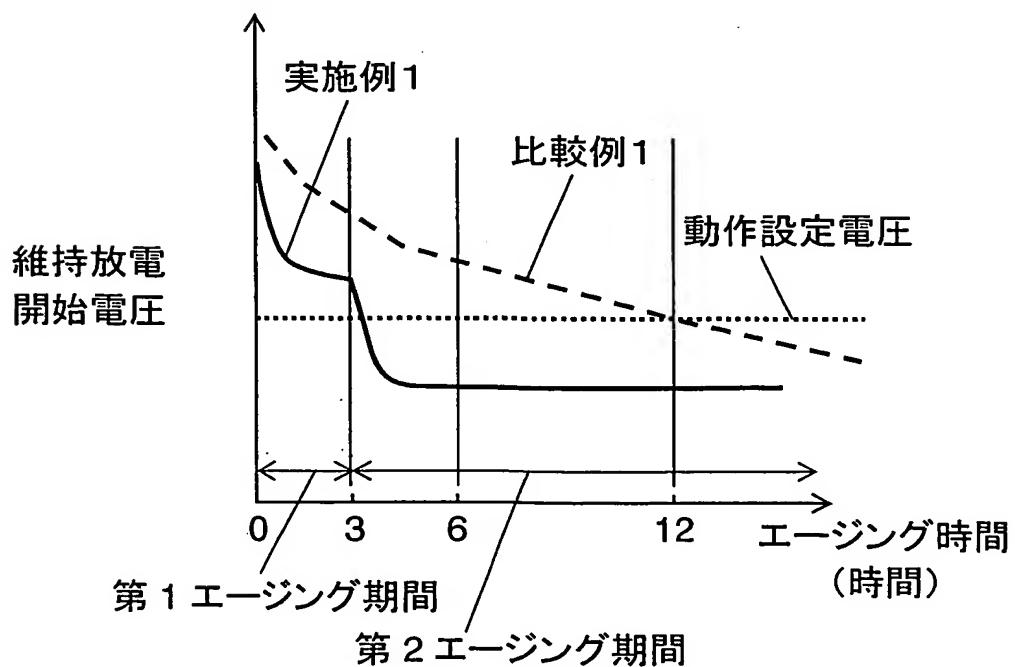


FIG. 5A

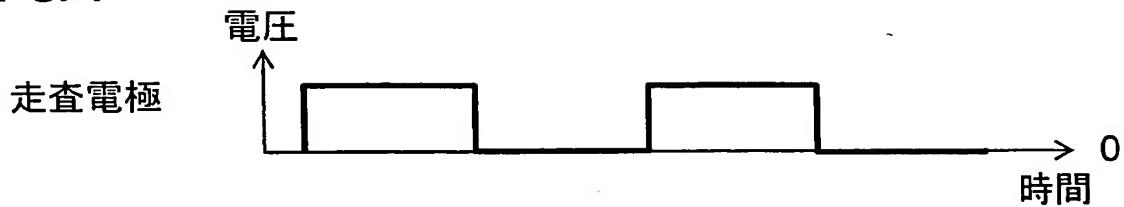


FIG. 5B

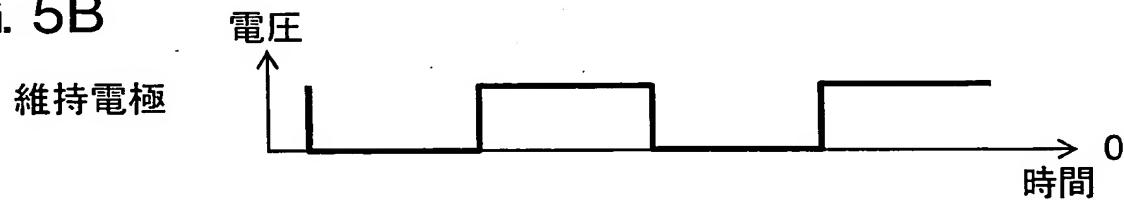


FIG. 5C

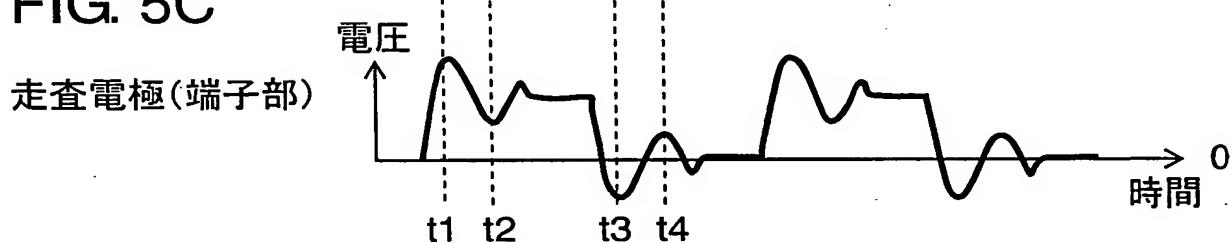


FIG. 5D

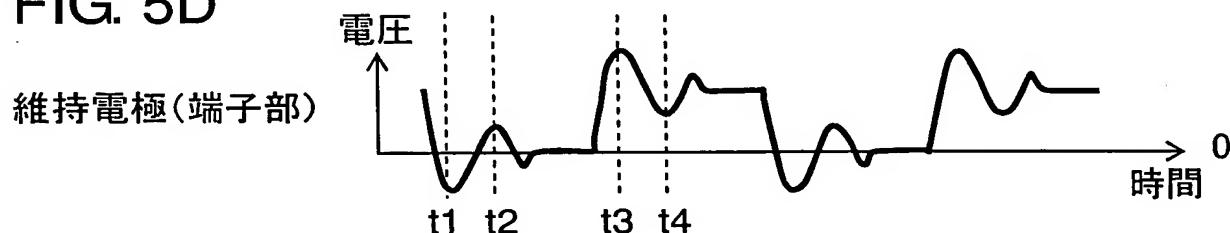


FIG. 5E

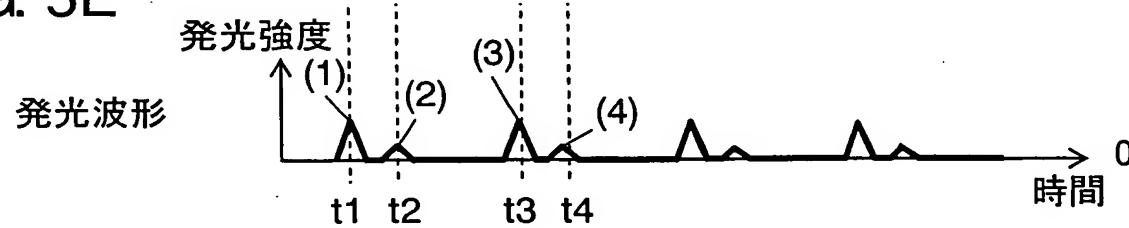


FIG. 6A

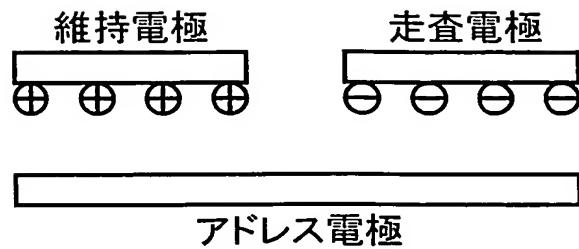


FIG. 6B

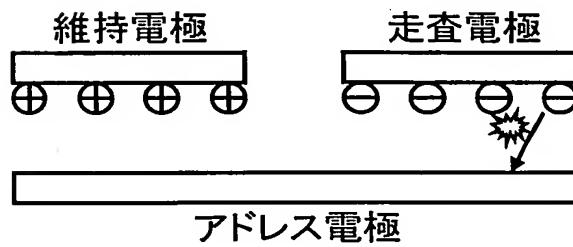


FIG. 6C

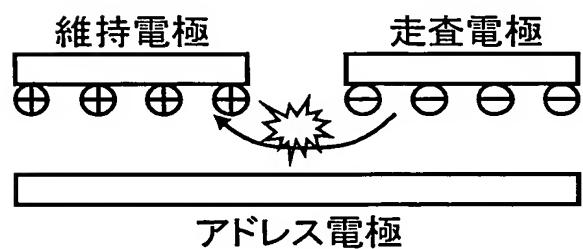


FIG. 6D

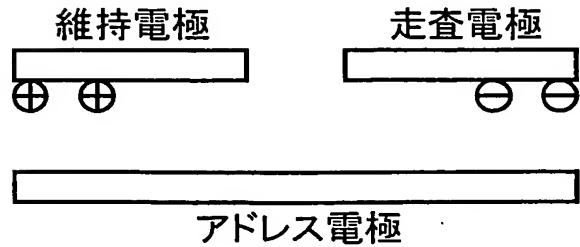


FIG. 7A

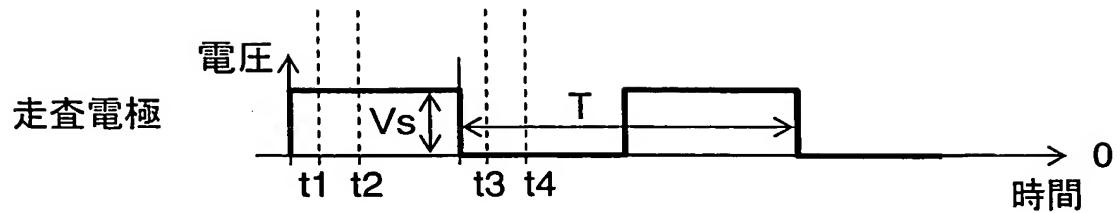


FIG. 7B

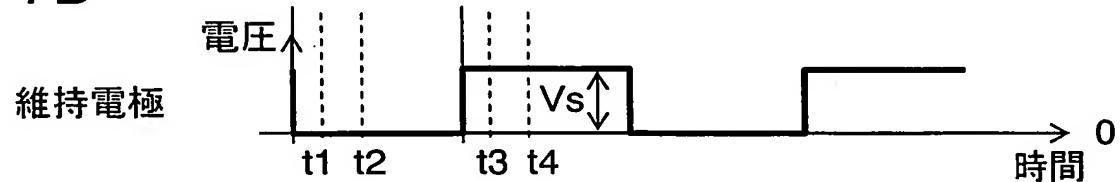


FIG. 7C

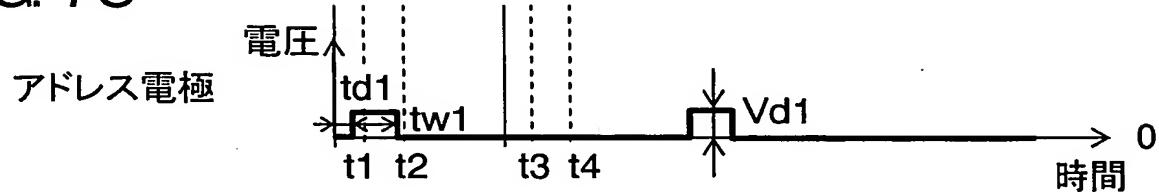


FIG. 7D

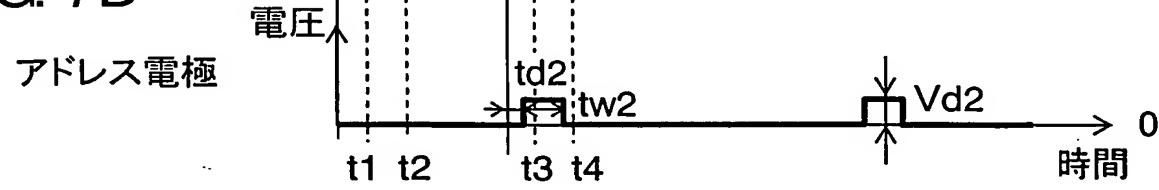


FIG. 8A

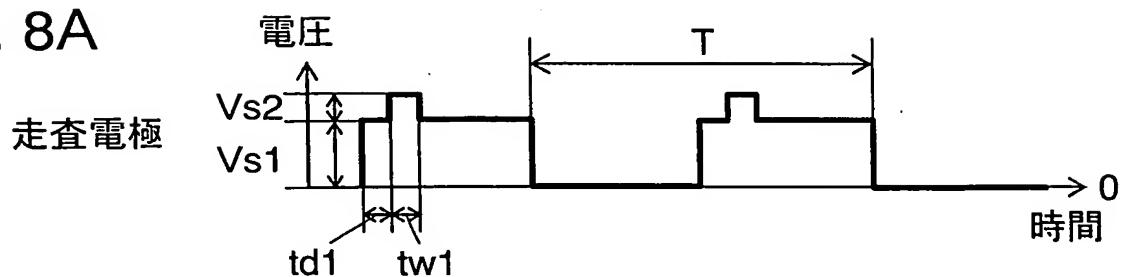


FIG. 8B

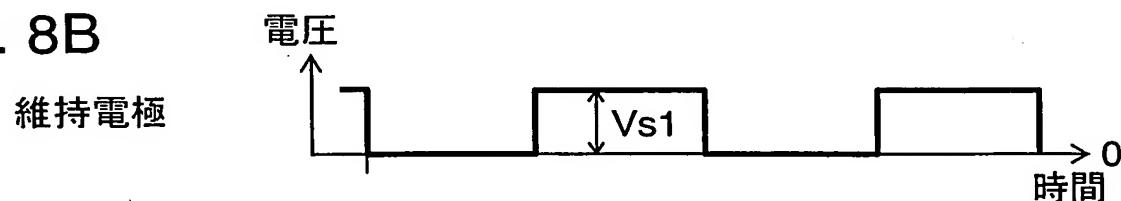


FIG. 8C



FIG. 8D

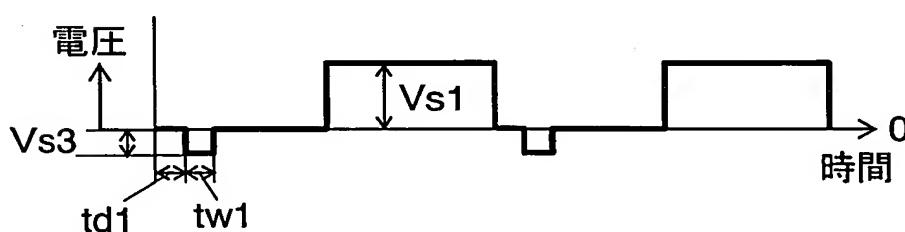


FIG. 8E

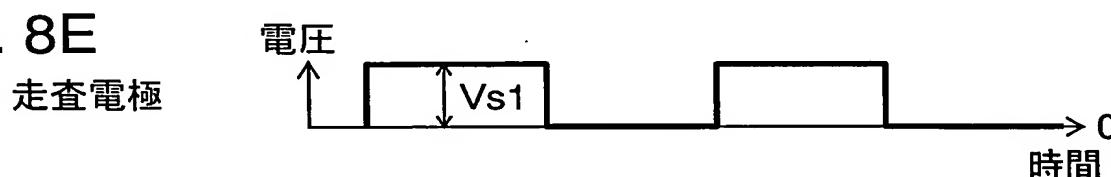


FIG. 8F

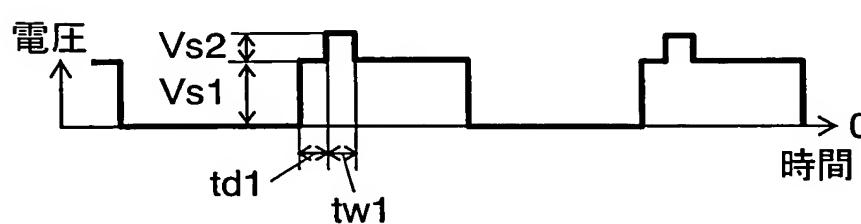
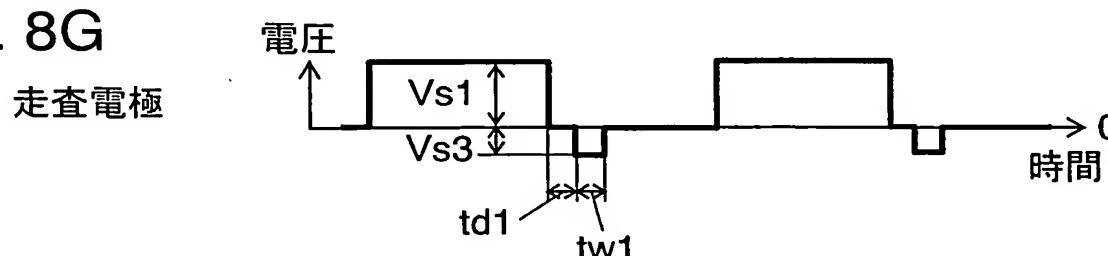


FIG. 8G



図面の参照符号の一覧表

- 1 プラズマディスプレイパネル
- 2 前面板
- 4 走査電極
- 5 維持電極
- 6 表示電極
- 9 背面板
- 11 アドレス電極
- 15 放電空間
- 20 エージング装置